

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-292319

(43)Date of publication of application : 05.11.1993

(51)Int.Cl.

H04N 1/40
H04N 1/40
B41J 2/52
G06F 3/12
G06F 15/72
G06K 15/00

(21)Application number : 04-096462

(71)Applicant : CANON INC

(22)Date of filing : 16.04.1992

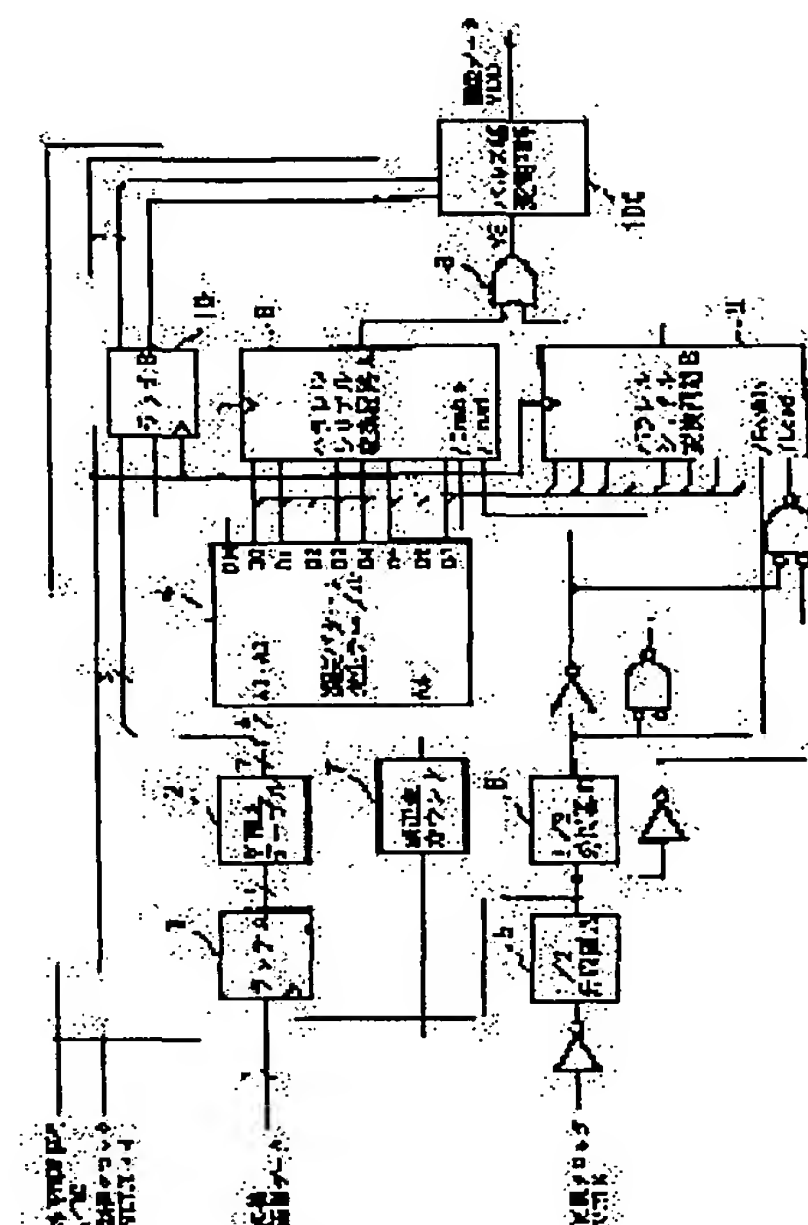
(72)Inventor : SAKAKIBARA MANABU

(54) PICTURE PROCESSOR

(57)Abstract:

PURPOSE: To obtain a picture processor by which the resolution is increased without decreasing the number of gradation steps of one picture element.

CONSTITUTION: An input picture signal is corrected in gradation in response to the density characteristic of the unit by a gamma correction table 2, a density pattern is roughly generated by a density pattern generating table 4 and parallel/ serial conversion circuits 8, 9 and detailed pulse width modulation is implemented by a pulse width modulation circuit 100, then the resolution is improved without decreasing the gradation steps of one picture element. In such a case, the pulse width modulation circuit 100 generates a signal having a prescribed gradient without using a high frequency clock and generates an optional signal level and the pulse width modulation is implemented by comparing both outputs.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application converted
registration]

[Date of final disposal for application]

[Patent number]

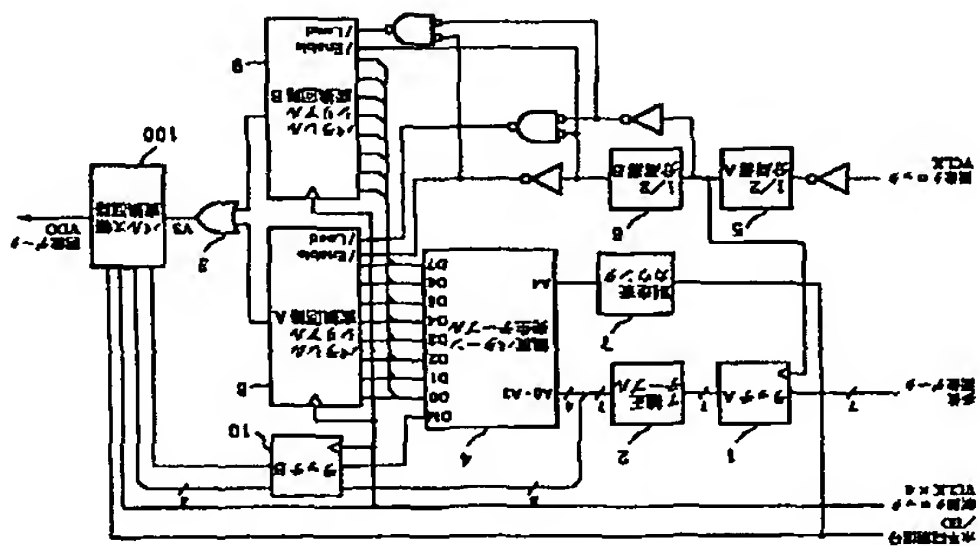
[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of
rejection]

[Date of extinction of right]

(21) 出願番号	特願平4-96462	(71) 出願人	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22) 出願日	平成4年 (1992) 4月16日	(72) 発明者	榑原 学 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
		(74) 代理人	弁理士 大塚 康徳 (外1名)



(54) 【発明の名称】 画像処理装置

(57) 【要約】

【目的】 1 画素の階調数を下げずに解像度を上げることでできる画像処理装置を提供するにある。

【構成】 入力画像信号を、γ補正テーブル2により装置の有する階度特性に応じて階調補正し、濃度パターン発生テーブル4とバラレルシリアル変換回路8、9によつておおまかに濃度パターンを生成した後に、パルス幅変調回路100で細かなパルス幅変調を行うことにより、1画素の階調数を下げずに、解像度を上げることができ、その際パルス幅変調回路100では、高周波クロックを用いずに、一定の傾きを有する信号を発生させると共に、任意の信号レベルを発生させ、両者の出力を比較することでパルス幅変調を行う。

(2) 特開平5-292319

2

る、302は2ビット構成の主走査カウンタ、303は同じく2ビット構成の副走査カウンタ、304はROM又はRAMで構成されている濃度パターン発生テーブル、305は濃度パターン発生テーブル304から出力される8ビット並列データを画像クロックVCLKの8倍の周波数でシリアルデータに変換して出力するバラレルシリアル変換回路である。

【0005】以下、以上の構成を備える従来のプリンタにおける動作説明を行う。以下の説明は、600dpi (ドットパーインチ) のプリンタについて説明する。プリンタコントローラ310から600dpiの1ドット毎に送られてくる画像クロックVCLKと、該画像クロックVCLKに同期して6ビットの多値画像データVSGが送出されてくる。多値画像データVSGは、γ補正テーブル301によつてγ補正され、7ビットの画像データに変換され、濃度パターン発生テーブル304のアドレスA0～A6に入力される。

【0006】一方、画像クロックVCLKを主走査カウンタ302でカウントし、その2ビットの出力を濃度パターン発生テーブル304のアドレスA7、A8に入力する。更に半導体レーザ340が1走査する毎にプリンタエンジンから送出される水平同期信号BDを副走査カウンタ303でカウントし、その2ビットの出力を濃度パターン発生テーブル304のテーブルのアドレスA9、A10に入力する。濃度パターン発生テーブル304にこれらのアドレスが入力されると、入力されたアドレスで指定される番地に予め記憶されている8ビットのデータD0～D7が出力される。第データはバラレルシリアル変換回路305に入力され、該回路305で画像クロックVCLKの8倍の周波数のクロックVCLK×8に同期したシリアルデータに変換されて出力される。

【0007】600dpiの解像度で入力される1ドット毎の画像信号は、図21に示す様に、主走査方向に4ドット、副走査方向に4ドットの計16ドットの信号の群として取り扱い、濃度を表す最小の単位 (画素) を形成する。更に、図22に示す様に、600dpiの1ドットを8分割しているので、1画素は最終的には128区画となる。

【0008】つまり、1画素の128区画のうち何区画を黒で塗潰すかによつて濃度を表現するのである。この従来における濃度表現の例を図23に示す。図23は多値画像データが(20/64)の濃度である場合の例である。上述した従来例では、600dpiの1ドットをまとめた16ドットを1つの濃度を表す最小の単位として、更に1ドットを8分割していた。即ち、実質的には150dpiの解像度に変換して128階調を実現していた (実際にはプリンタのガンマ特性のために128階調以下になる)。

【0009】

50 【発明が解決しようとする課題】 しかしながら、150

【特許請求の範囲】

【請求項1】 入力画像信号を装置の有する階度特性に応じて階調補正する階調補正手段と、

該階調補正手段で階調補正された画像信号から濃度パターンを発生させる濃度パターン発生手段と、

該濃度パターン発生手段から発生される濃度パターン信号をパルス幅変調するパルス幅変調手段とを備え、

該パルス幅変調手段は、一定の傾きを有する信号を発生する第1の信号発生手段と、任意のレベルの信号を発生する第2の信号発生手段と、該第1及び第2の信号発生手段の発生する信号を比較する比較手段とを含み、該比較手段の比較結果に基づいて前記濃度パターン信号をパルス幅変調することを特徴とする画像処理装置。

【請求項2】 請求項1記載の画像処理装置において、パルス幅変調手段は、更に第1の信号発生手段よりの出力信号の傾きを検知する傾き検知手段と、該傾き検知手段の検知結果に基づいて第2の信号発生手段の出力信号の補正を行う補正手段とを含むことを特徴とする画像処理装置。

【請求項3】 請求項1記載の画像処理装置において、パルス幅変調手段は、更に第1の信号発生手段よりの出力信号の傾きを検知する傾き検知手段と、該傾き検知手段の検知結果に基づいて前記第1の信号発生手段の出力信号の補正を行う補正手段とを含むことを特徴とする画像処理装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は入力画像信号を階調処理する画像処理装置に関するものである。

【0002】

【従来の技術】 一般的なレーザビームプリンタの機械的な機構部を除くシステム構成を図19に示す。図19に示す如く、中間調画像を印刷する一般的なプリンタ320は、プリンタコントローラ310、画像処理部300、及び半導体レーザ340から構成されている。

【0003】プリンタコントローラ310は、外部の当該プリンタ320を制御するホストコンピュータ330から印刷すべき画像データ (写真画像や文字画像を含む) を受け取り、文字画像については所定のビットマップ信号 (白なら00H、黒なら3FH) に変換し、写真画像については濃度を示すコード信号 (白を00Hとし、濃度が増すにしたがい数値を大きくし、3FHが黒を表す) に変換する。そして、例えば変換した信号を画像処理部300に6ドットの画像データとして送出する。そして画像処理部300からの出力信号に応じて半導体レーザ340を発光させ、対応する画像を形成して印刷を行う。

【0004】図20に図19に示す画像処理部300の詳細ブロック構成図を示す。図20において、301はγ補正テーブルであり、例えばROMで構成されてい

(3) 特開平5-292319 4

dpi の解像度での128階調の中間画像による表現では画素が粗くなつてしまい、満足の行く画質ということは出来ず、充分に中間画像を再現できなかつた。特に文字の輪郭でボケが目立つものであつた。階調の再現性はそのままとして解像度を上げる場合、例えば画素を300dpiとして128階調を実現するためには、600dpiの1ドットを3分割する必要がある、図20のバラレルシリアル変換回路のクロックが高周波クロックになつてしまう。例えば600dpi 毎分8枚機では、6、25MHzの画像クロックの32倍、即ち200MHzもの動作クロック及び順クロックで動作するバラレルシリアル変換回路が必要である。

【0010】そのため、高価な水晶発振器や高価なECレジスタ等を使わなければ実現できないという欠点もあつた。また、高周波を扱うので、不要輻射が多く発生するという欠点もある。

【0011】

【課題を解決するための手段】本発明は上述の課題を解決することを目的としてなされたもので、上述の課題を解決する一手段として以下の構成を備える。即ち、入力画像信号を装置の有する濃度特性に応じて階調補正する階調補正手段と、該階調補正手段で階調補正された画像信号から濃度パターンを発生させる濃度パターン発生手段と、該濃度パターン発生手段から発生される濃度パターン信号をバルス幅変調するバルス幅変調手段とを備える。

【0012】

【作用】以上の構成において、バルス幅変調手段は、一定の傾きを有する信号を発生する第1の信号発生手段と、任意のレベルの信号を発生する第2の信号発生手段と、該第1及び第2の信号発生手段の発生する信号を比較する比較手段とを含み、該比較手段の比較結果に基づいて前記濃度パターン信号をバルス幅変調する。

【0013】このように、濃度パターン発生手段で発生された濃度パターンに対して細かなバルス幅変調を行うことにより、1画素の階調数を下げずに、解像度を上げることができる。更に、その際、バルス幅変調に一定の傾きを有する信号及び任意の信号レベルを比較することバルス幅変調を行うことにより、周囲環境の変化や経年変化等の影響を最小限度に抑えられる。

【0014】

【実施例】以下、図面を参照して本発明に係る一実施例を詳細に説明する。

(第1の実施例) 図1は本発明に係る第1の実施例である画像処理装置の構成を示すブロック図、図2は第1の実施例の動作を示すタイミングチャートである。なお、本実施例をプリンタに適用した場合においては、その概略構成は図19に示す構成と同様であるが、画像処理部の構成が異なり、図1に示す構成となる。

【0015】図1において、1はラッチA、2はROM 50

レスとデータとの関係については後述する。

【0021】濃度パターン発生デューブル4の9ビット出力信号のうちD7～D0のバラレル出力される8ビットのデータは、後段のバラレルシリアル変換回路A8、バラレルシリアル変換回路B9に入力され、ここでシリアルデータに変換され、MSBから順次出力される。バラレルシリアル変換回路8、9は、主走査方向300dpi単位に、/Load入力時に濃度パターン発生デューブル4よりのデータの取り込みを行ない、/Enable信号が出力されている時に制御クロックVCLK×4に同期して取り込んだバラレルデータをシリアルデータに変換して繰き出し動作を行う回路である。そして該回路8、9の後段のOR素子3で論理和されて画像データVSにな利、バルス幅変換回路100に入力される。この間のタイミングを図2の9)～16)に示す。

【0022】以上説明した回路においては、先ず第1段階として、7補正デューブル2で入力画像信号を装置の有する濃度特性に応じて階調補正し、濃度パターン発生デューブル4で階調補正された画像信号から濃度パターンを発生させ、この時、主走査方向300dpi を8分割したわけであるが、本実施例においては、第2段階として、その8分割した信号をバルス幅変調回路100によつて更に8位相ずらし、計64分割のバルス幅変調を行う。【0023】図4にそのバルス幅変調を行なうバルス幅変調回路100の詳細システム構成図を示す。図4において、101はBD信号に基づいてバルスを発生するバルス発生回路、102はバルス発生回路101よりの出力バルスを1クロック分遅らせるDフリップフロップ、103は画像データ信号VSを1クロック分遅らせるDフリップフロップ、104はDC0V～5Vの信号を反転させてランプ信号を発生するランプ発生回路である。【0024】105はランプ発生回路104の出力をDフリップフロップ102の出力の立ち下がりエッジでホールドするサンブル&ホールド回路、106はサンブル&ホールド回路105の出力に応じて基準電圧を発生する基準電圧発生回路、107は3ビットのラッチB10よりの出力データをD/A変換するD/A変換回路、108はD/A変換回路107とランプ発生回路104の出力を比較する比較器である。

【0025】109は比較器1008と画像データ信号VSの論理和を取り画像データVDOとするOR回路、110は論理反転した画像データ信号VSとバルス発生回路101の出力BDPとの論理和を取りランプ発生回路104の立ち下がりエッジトリガ信号とするOR回路、111は画像データ信号VSとBD信号とDフリップフロップ103の出力VSラッチ信号との論理和を取りランプ発生回路104のリセット信号とするOR回路である。

【0026】まず、本実施例におけるバルス幅変調回路100において、信号DMが“1”となつてバルス幅変

特開平5-292319 6

(4)

調を行うときの動作を図5を参照して以下に説明する。図5は図4に示すバルス幅変調回路100において、信号DMが“1”となつてバルス幅変調を行うときの動作タイミングチャートである。画像データVSが入力されると、OR回路111の入力がなされ、図5に3)で示す様にランプ発生回路104のリセットが解除される。これにより、ランプ発生回路104は図5に6)で示す様に画像データVSの立ち下がりと同時に0V～5Vが反転したランプ信号を発生する。該ランプ発生回路104の出力ランプ信号は、サンブル&ホールド回路105及び比較器108の正端子に入力されている。また、比較器108の負端子には、図5に7)で示すラッチB10出力データをD/A変換回路107でD/A変換した電圧Vxが入力されている。D/A変換回路107の基準電圧には、VCLK×4の1クロック間に前述のランプ信号が上昇する電圧値Vrefが与えられている。

【0027】ランプ発生回路104は、コンデンサに蓄積された電荷の充放電によりランプ負信号を発生しているので、周囲の環境や経時変化によりランプ信号の傾きが変化する。そこで、本実施例においては、印刷領域外でランプ信号の傾きを検知して補正を行なっている。以下、本実施例によるランプ信号の校正動作について説明する。本実施例においては、1ライン毎に発生するBD信号発生時にこの校正動作を行う。

【0028】図6に本実施例における校正時のタイミングチャートを示す。図4に示すバルス幅変調回路100に図6に2)で示すBD信号が入力されると、バルス発生回路101はVCLK×4クロック信号に同期して図6に3)に示すワシショットバルスBDPを発生する。該BDP信号はOR回路110を介してランプ発生回路104のクロック端子に入力され、図6に5)で示す様にBDP信号の立ち下がりでランプ発生回路104のランプ信号を発生させる。

【0029】一方、BDP信号はBDPラッチ102にも入力され、図6に4)で示す様に次のVCLK×4クロック信号でBDPバルスをラッチする。このBDPラッチ信号はサンブル&ホールド回路105のリセット端子に入力されており、BDPラッチ信号の出力中サンブル&ホールド回路105を動作状態に維持する。サンブル&ホールド回路105は、図6に6)で示す様にバルス発生回路101よりのBDP信号の立ち下がりエッジでランプ信号をサンブル&ホールドし、基準電圧発生回路106に出力する。基準電圧発生回路106はサンブル&ホールドした値をD/A変換回路107の基準電圧Vrefとして発生する。

【0030】したがつて、このD/A変換回路107の出力とランプ信号を比較する比較器104の出力はVCLK×4の正値な(1/8)の時間精度である5nsec単位で伸張される。このラッチB10の出力信号とD/A

態を図 1 0、図 1 1 に示す。濃度パターン発生デューブル 4 の出力信号をさらにパルス幅変調回路 1 0 0 でパルス幅変調を行つたときのγ補正デューブル 2 の出力下位 4 ビットと 1 画素 (6 0 0 dpi 4 ドット分) の画像信号 V D O の状態を図 1 2、図 1 3 に示す。図 1 2、図 1 3 では図 1 0、図 1 1 の (A 3、A 2、A 1、A 0) = (0、1、1、0) のパターンにおける画像信号 V D O の状態を示す例である。

【0 0 3 6】以上説明した様に本実施例では、大まかな 1 6 パターンの制御は低速なロジック回路で処理し、細かな 8 段階の制御には各印刷ラインの前で補正されるパルス幅変調回路 1 0 0 を用いて行なうことにより、温度や湿度等の周囲環境変化や経年変化に影響されずに常に安定した高精度な中間調画像が出力できる。即ち、パルス幅変調回路 1 0 0 で 1 画素を 1 6 に分割し、分割したパターンの信号を数少にパルス幅変調を行つて各々 8 段階にパルス幅を変化させることにより、 $1 6 \times 8 = 1 2 8$ 段階の濃度再現が可能となる。

【0 0 3 7】また、本実施例のパルス幅変調回路では、右側伸張であるが、左側伸張としてもよい。

(第 2 の実施例) なお、本発明は以上説明した実施例に限定されるものではなく、1 がそのサイズも上述の実施例に限定されるものではない。例えば、γ補正デューブル 2、濃度パターン発生デューブル 4 の構成等も上述した図 9、図 1 0、図 1 1 及び図 1 2、図 1 3 の例に限定されるものではない。

【0 0 3 8】以下、γ補正デューブル 2 と濃度パターン発生デューブル 4 の内容を変えた本発明に係る第 2 実施例を、図 1 4、図 1 5、図 1 6、図 1 7 を参照して以下に説明する。第 2 実施例においても他の構成は上述した第 1 実施例における図 1、図 4 等に表示構成と同一であり、以下に述べる図 1 4、図 1 5、図 1 6、図 1 7 が相違する。本発明に係る第 2 実施例における濃度パターン発生デューブル 4 の内容を図 1 4 に、図 1 4 に示す濃度パターン発生デューブル 4 を用いたときのアドレス A 3 ～ A 0、つまりγ補正デューブル 2 の出力の上位 4 ビットと濃度パターン発生デューブル 4 の出力時での 1 画素 (6 0 0 dpi の 4 ドット分) の状態を図 1 5 に示す。また、濃度パターン発生デューブル 4 の出力信号をさらにパルス幅変調回路 1 0 0 でパルス幅変調を行つたときのγ補正デューブル 2 の出力下位 4 ビットと 1 画素 (6 0 0 dpi 4 ドット分) の画像信号 V D O の状態を図 1 6、図 1 7 に示す。図 1 6、図 1 7 では図 1 5 の (A 3、A 2、A 1、A 0) = (0、1、1、0) のパターンにおける画像信号 V D O の状態を示す例である。

【0 0 3 9】第 2 実施例では、図 1 5 で明かなように、主走査 6 0 0 dpi で副走査 3 0 0 dpi が実質上の 1 画素となる。その際、未使用領域は前段のγ補正デューブル 2 でアドレッシングしないような補正を行う。第 2 実施例においては、以上の制御を行なうことにより、上述した

第 1 の実施例よりも表現出来る階調数は減るが、解像度は向上するので、きめの細かい中間画像が得られる。【0 0 4 0】(第 3 の実施例) また、パルス幅変調回路 1 0 0 の構成も上述した第 1 実施例の例に限定されるものではなく、ラッチ B 1 0 出力に応じて V C L K × 4 の 1 / 8 刻みで伸張された画像データ信号 V S を出力する様構成しても良い。この様に構成した本発明に係る第 3 実施例を図 1 8 を参照して以下に説明する。

【0 0 4 1】図 1 8 は本発明に係る第 3 実施例のパルス幅変調回路の詳細構成を示すシステムブロック図であり、他の構成は上述した第 1 実施例と同様である。図 1 8 において、図 4 に示す第 1 実施例と同様構成には同一番号を付し詳細説明を省略する。図中、1 1 0 は論理反転した画像データ信号 V S とパルス発生回路 1 0 1 の出力 B D P との論理和を取りランプ発生回路 1 0 4 の立ち下がりエッジトリガ信号とする O R 回路、2 0 6 はサンプル&ホールド回路 2 0 5 の出力に応じて基準電圧を発生する基準電圧発生回路、2 0 7 はラダー抵抗器であり、各抵抗は全て同一抵抗値を待ち直列に 8 個接続されている。2 0 8 はラダー抵抗器 2 0 7 の各出力とランプ発生回路 1 0 4 の出力をそれぞれ比較する比較器である。2 0 9 は比較器 2 0 8 の出力を選択するマルチプレクサ、2 1 0 はマルチプレクサ 2 0 9 の出力と画像データ信号 V S の論理和を取り画像データ V D O とする O R 回路、2 1 3 はラッチ B 出力信号の下位 3 ビット及び D M 信号に基づいてマルチプレクサ 2 0 9 の選択信号出力するコード変換回路である。

【0 0 4 2】第 3 実施例においては、ラダー抵抗器 2 0 7 の上端には校正された基準電圧が供給され、下端は接地されているので、ラダー抵抗器 2 0 7 の各出力とランプ発生回路 1 0 4 の出力を比較した比較器 2 0 8 の出力は、正確に V C L K × 4 の 1 / 8 刻みで伸張された信号になる。コード変換回路 2 1 3 は、信号 D M が “1” の場合には、パルス幅変調を行なわせるためにラッチ B 1 0 出力の下位 3 ビットをそのまま出力する。一方、信号 D M が “0” のときには、パルス幅変調を行わないので、ラッチ B 1 0 出力の下位 3 ビットの値にかかわらず “0 0 0 b” を出力する。

【0 0 4 3】マルチプレクサ 2 0 9 は、コード変換回路 2 1 3 の出力が “0 0 0 b” のときには入力 h を選択し、“0 0 1 b” のときには入力 g を、“0 1 0 b” のときには入力 f を、“0 1 1 b” のときには入力 e を、“1 0 0 b” のときには入力 c を、“1 0 1 b” のときには入力 b を、“1 1 0 b” のときには入力 a を、“1 1 1 b” のときには入力 a を選択し出力する。

【0 0 4 4】マルチプレクサ 2 0 9 の出力と画像データ信号 V S を O R 回路 2 1 0 で論理和することにより、ラッチ B 1 0 出力に応じて V C L K × 4 の 1 / 8 刻みで伸張された画像データ信号 V S が出力される。以上説明した様に第 3 実施例によれば、ラッチ B 1 0 出力に応じて

V C L K × 4 の 1 / 8 刻みで伸張された画像データ信号 V S が出力され高画質、高解像度での画像処理が可能となる。

【0 0 4 5】以上説明した様に各実施例によれば、濃度パターン発生デューブルとパラレルシリアル変換回路によつておおまかに濃度パターンを生成した後に、細かなパルス幅変調を行うことにより、1 画素の階調数を下げずに、解像度を上げることができる。その際パルス幅変調には高周波クロックを用いずに、一定の傾きを有する信号を発生する信号発生手段と、任意の信号レベルを発生する信号発生手段とを用い、両者の出力を比較することによって達成される場合にも適用でき、

【0 0 4 6】また、プリント時に一定の傾きを有する信号を発生する信号発生手段の傾きを検知し、そのずれを補正する。尚、本発明は、複数の機器から構成されるシステムに適用しても、1 つの機器から成る装置に適用しても良い。また、本発明はシステム或は装置にプログラムを供給することによつて達成される場合にも適用できることは言うまでもない。

【0 0 4 7】

【発明の効果】以上説明したように本発明によれば、1 画素の階調数を下げずに解像度を上げることができ、周囲環境の変化や経年変化等の影響を最小限度に押えることができる。

【図面の簡単な説明】

【図 1】本発明に係る第 1 の実施例である画像処理装置の構成を示すブロック図である。

【図 2】第 1 実施例の動作を示すタイミングチャートである。

【図 3】第 1 実施例における 1 画素を 1 2 8 区間として表す例を示す図である。

【図 4】第 1 実施例におけるパルス幅変調回路の詳細システム構成図である。

【図 5】第 1 実施例におけるパルス幅変調回路において、信号 D B が “1” となつてパルス幅変調を行うときの動作タイミングチャートである。

【図 6】本実施例におけるパルス幅変調回路における校正のタイミングチャートを示す図である。

【図 7】ラッチ B の出力信号と、D / A 変換回路よりの出力信号、及び伸長パルス幅との関係を示す図である。

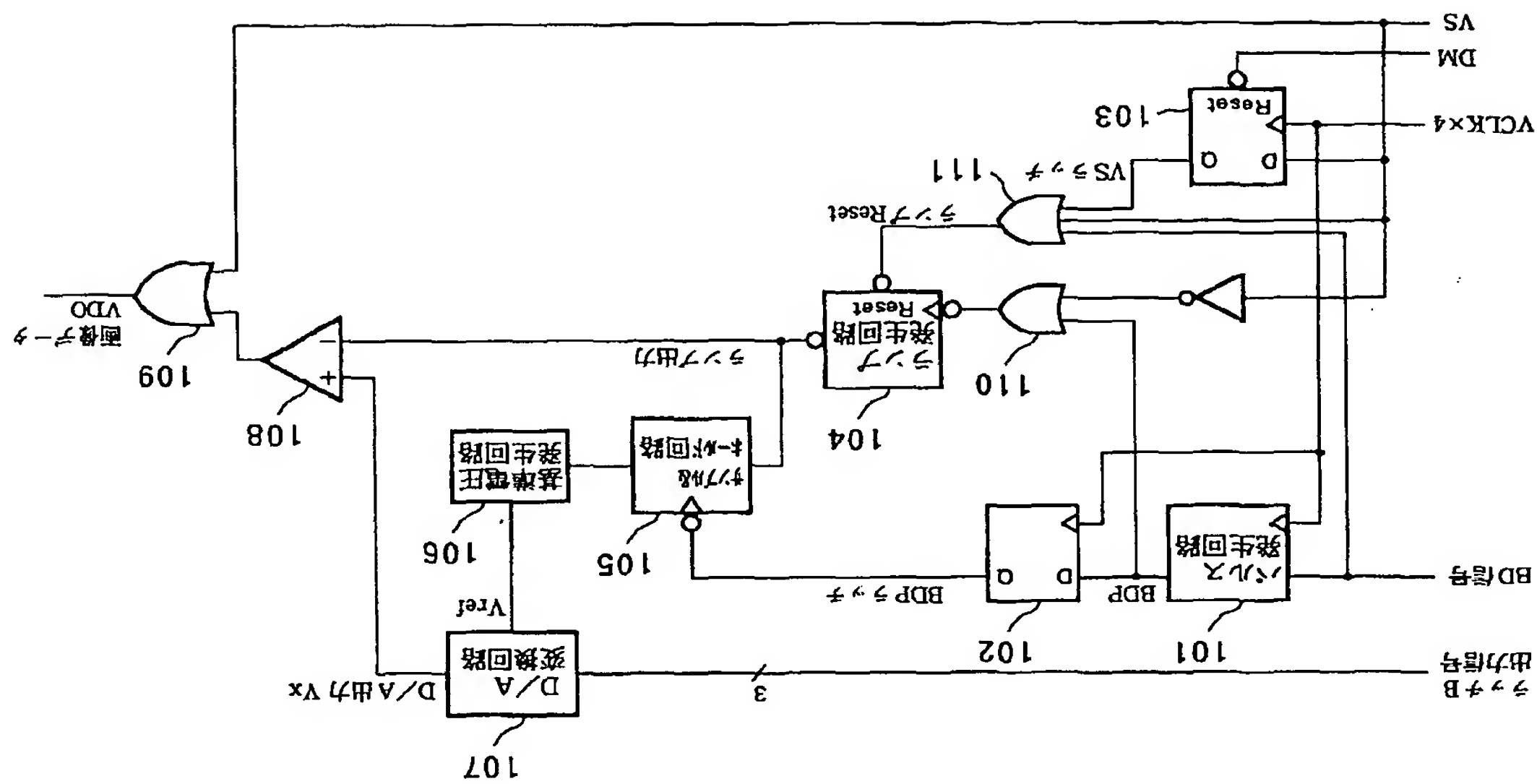
【図 8】第 1 実施例におけるパルス幅変調回路において、信号 D B が “0” となつてパルス幅変調を行なわな

【図 9】第 1 実施例における濃度パターン発生デューブルの構成例を示す図である。

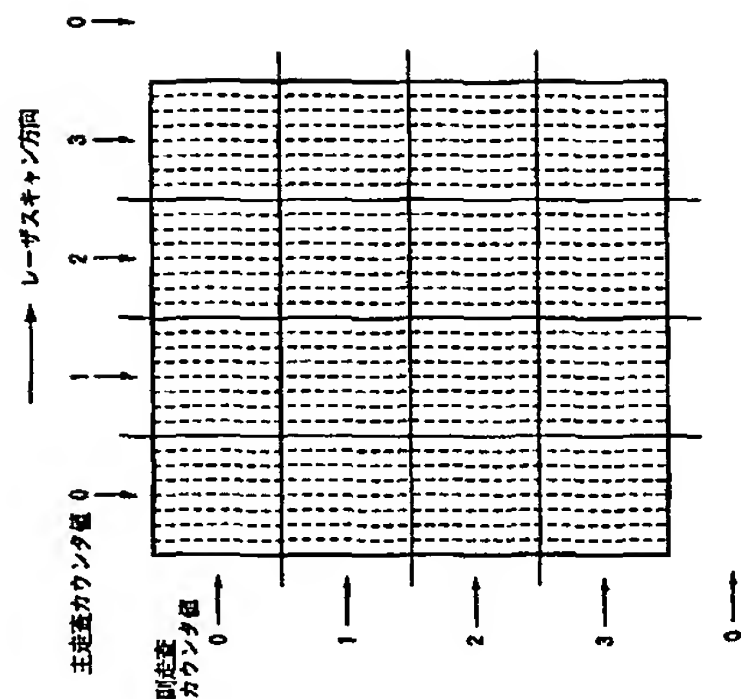
【図 1 0】、

【図 1 1】第 1 実施例における濃度パターン発生デューブルに入力されるγ補正デューブル出力の上位 4 ビットと濃度パターン発生デューブルの出力時での 1 画素の状態を示す図である。

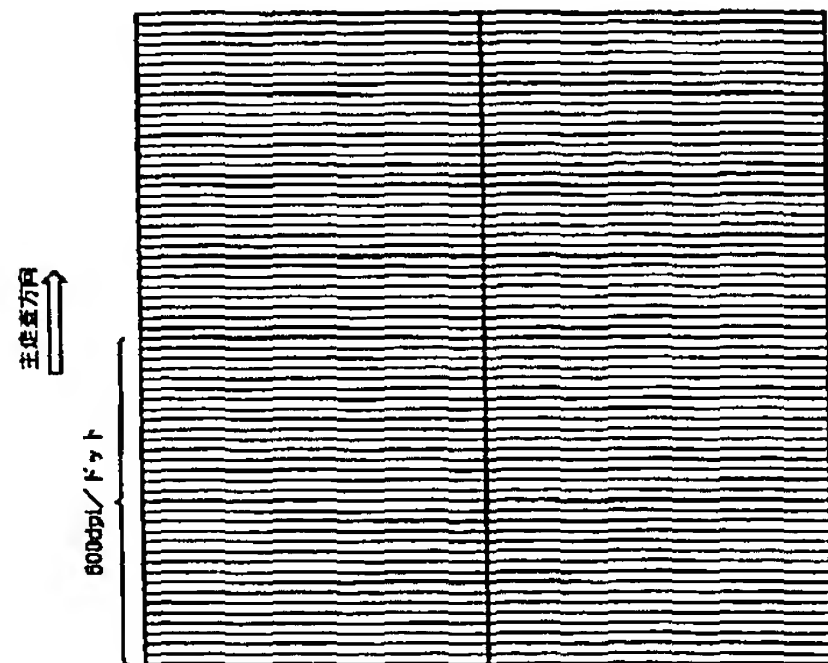
【図4】



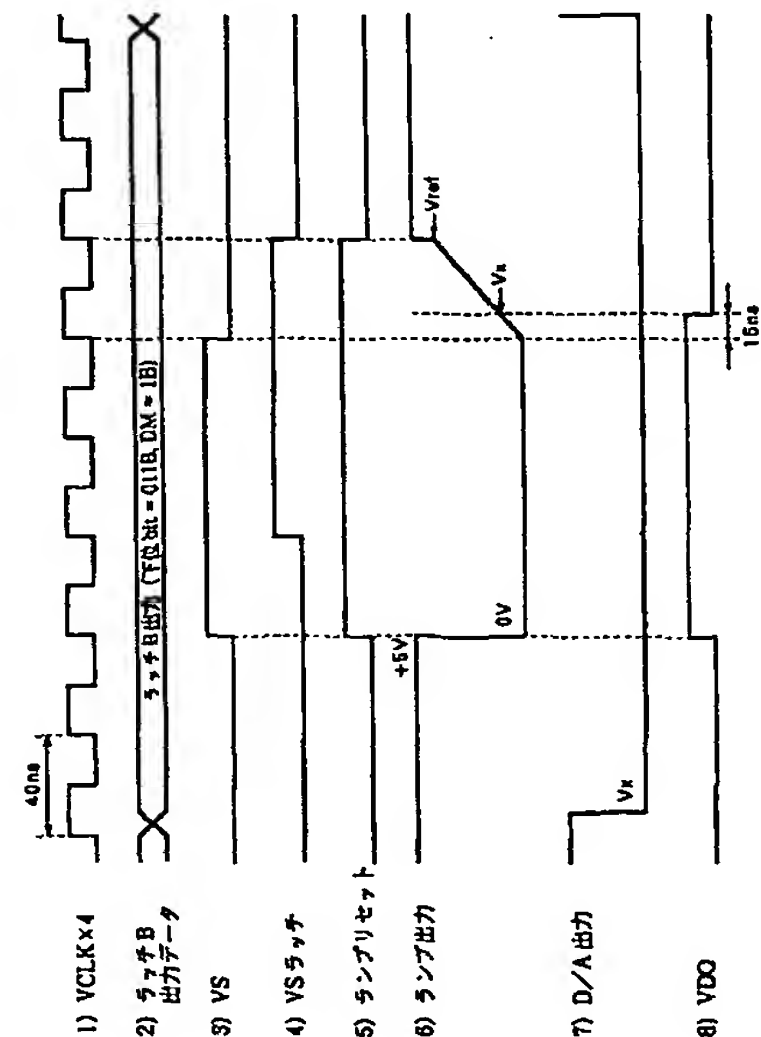
【図21】



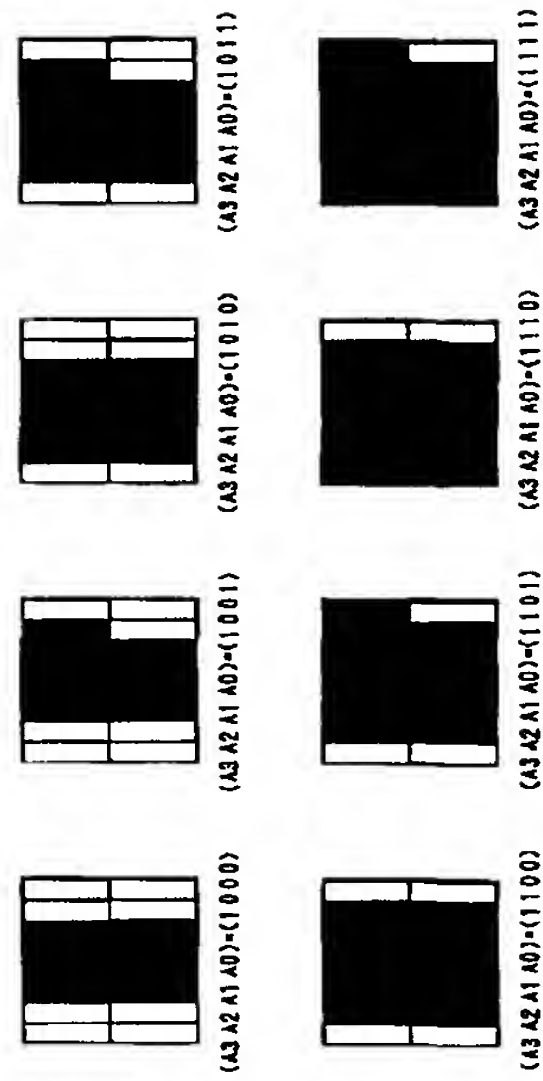
【図3】



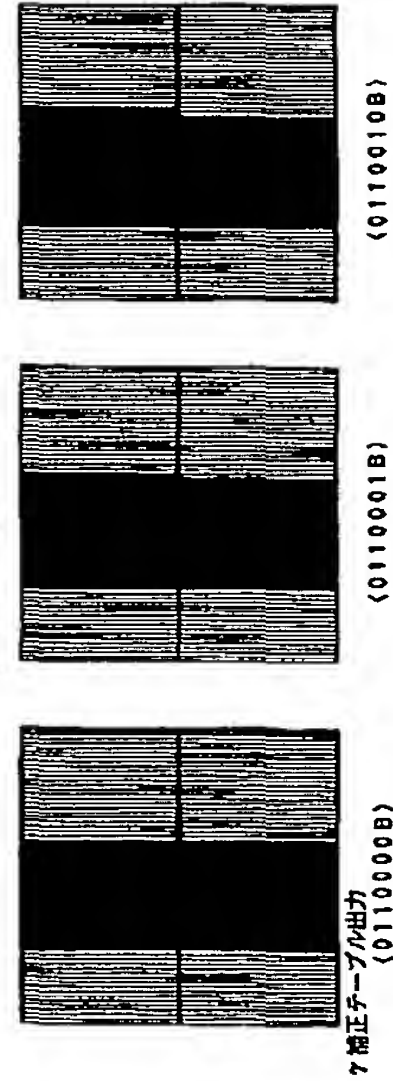
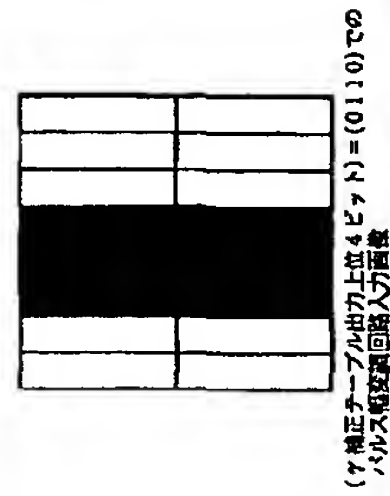
【図5】



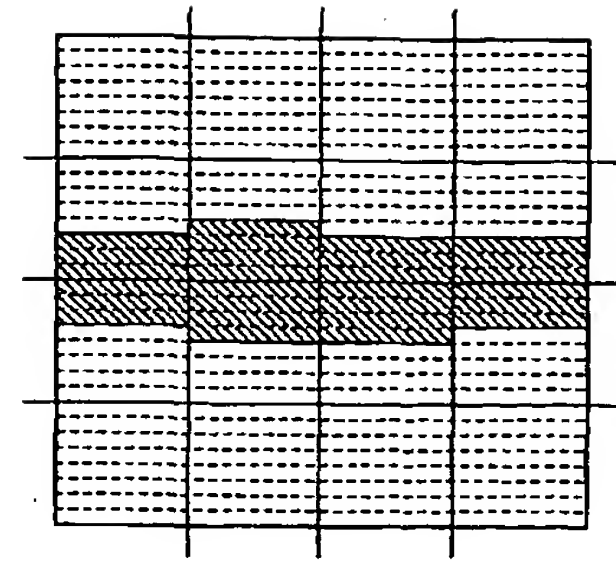
【図11】



【図12】

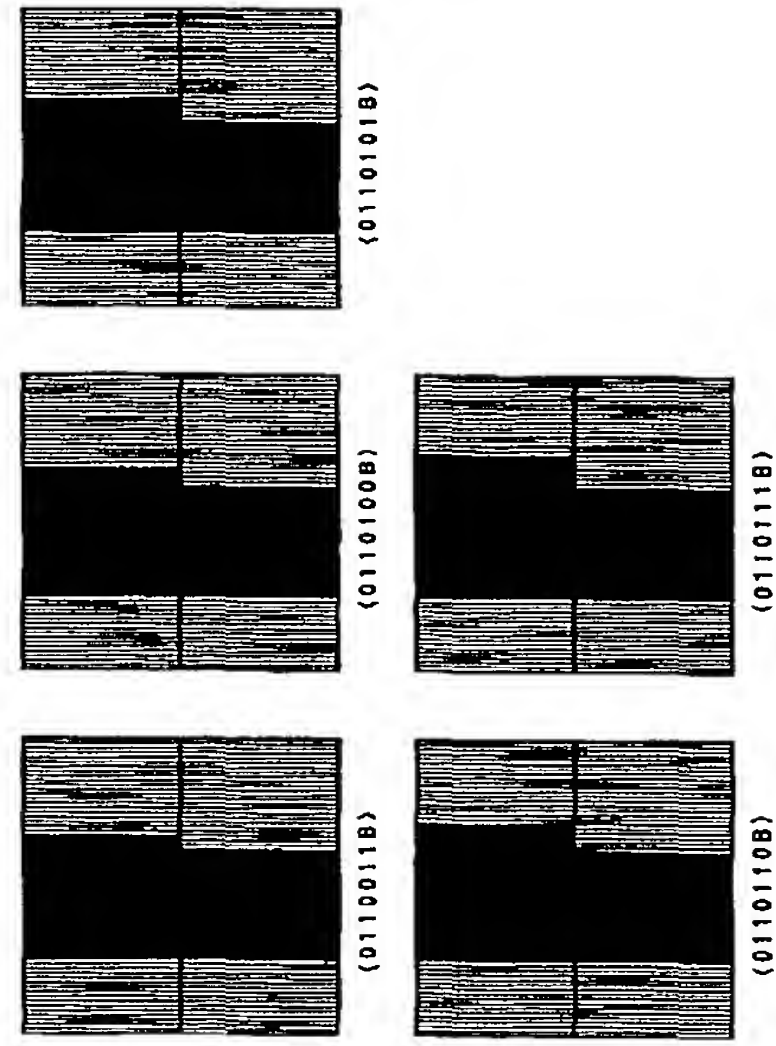


【図23】

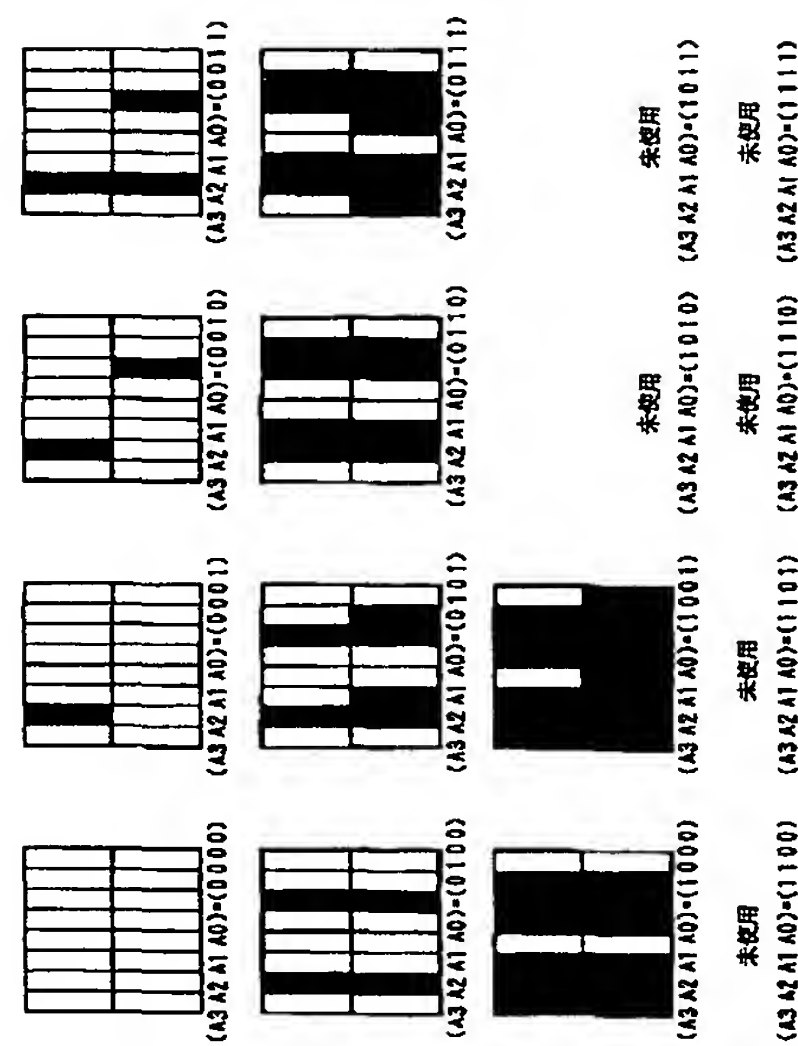


多値画像データが20/64の濃度を示した場合

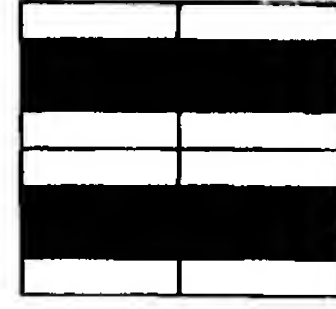
【図13】



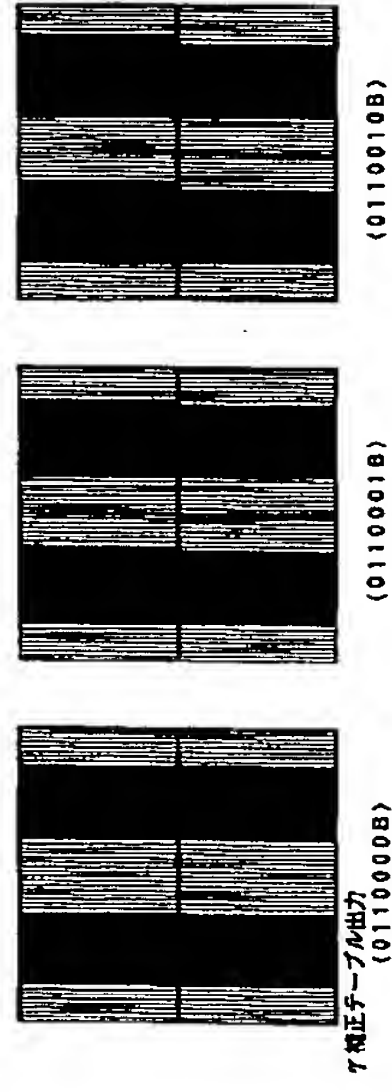
【図15】



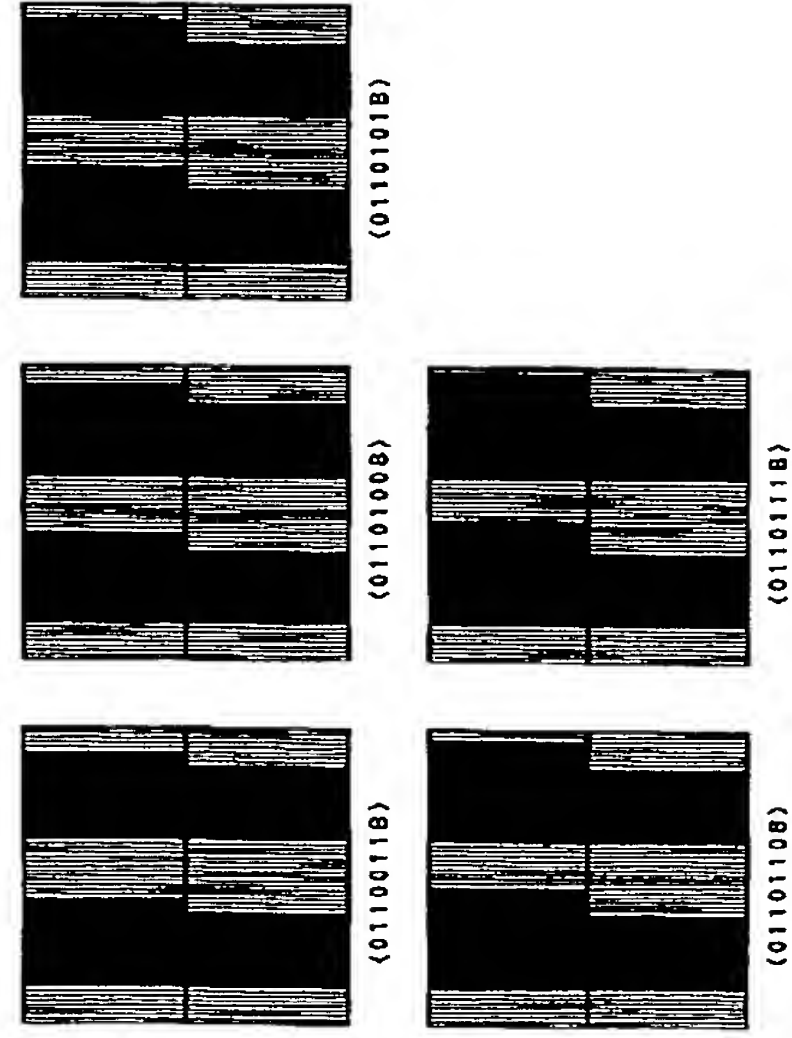
【圖16】



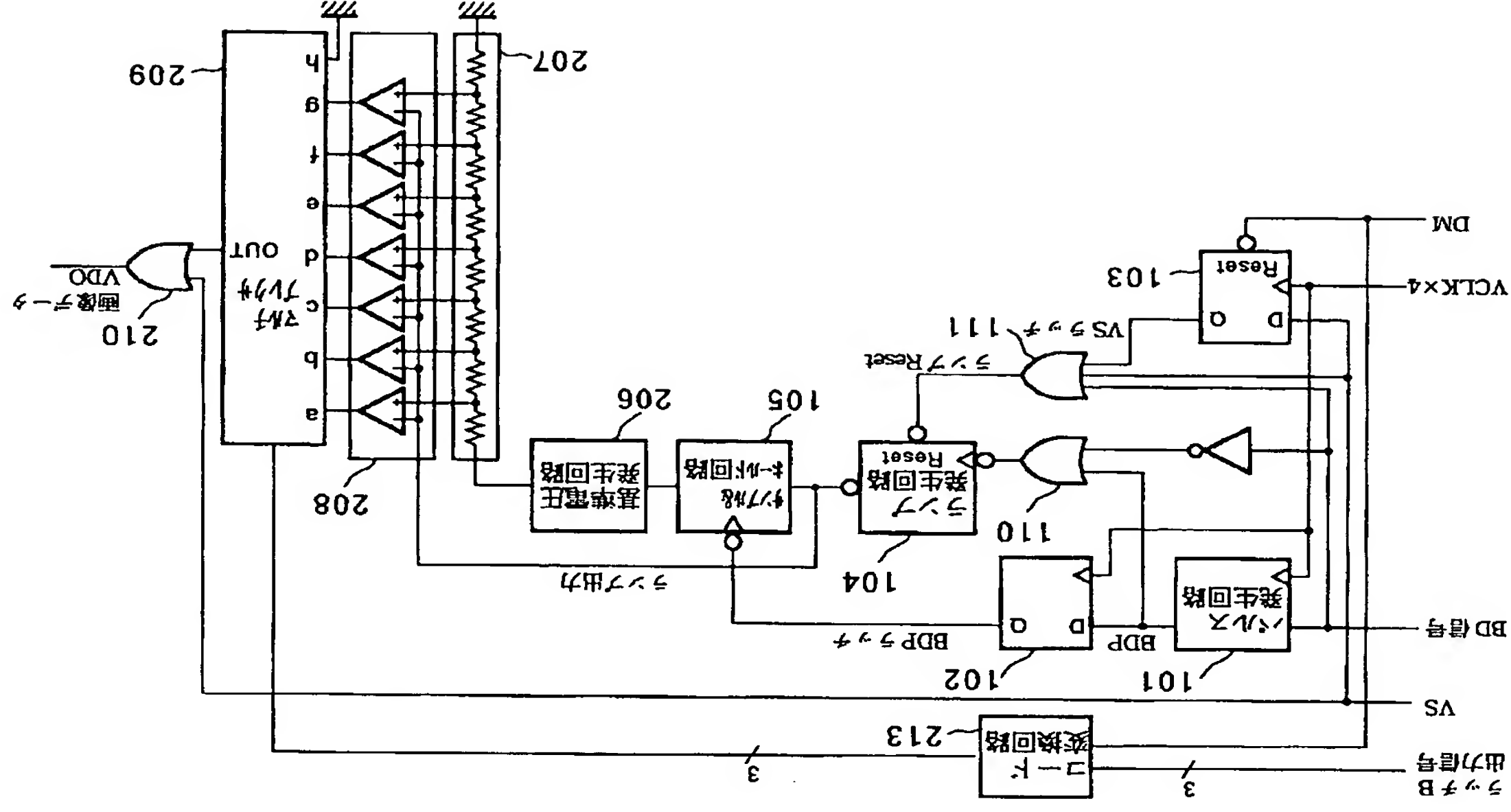
(7補正テーブル出力上位4ビット)=(0110)で
バルス幅変調回路入力画像



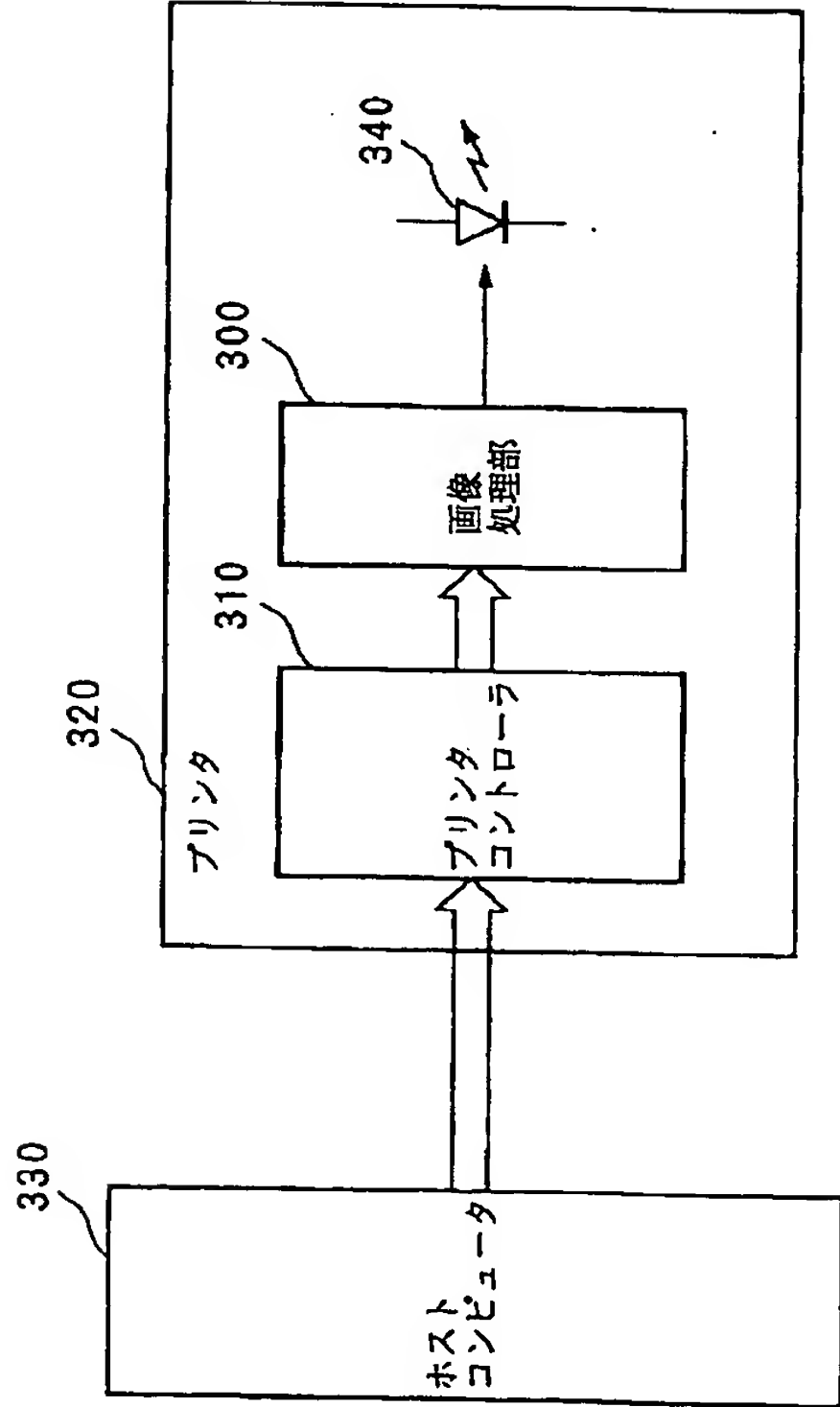
【圖】7】



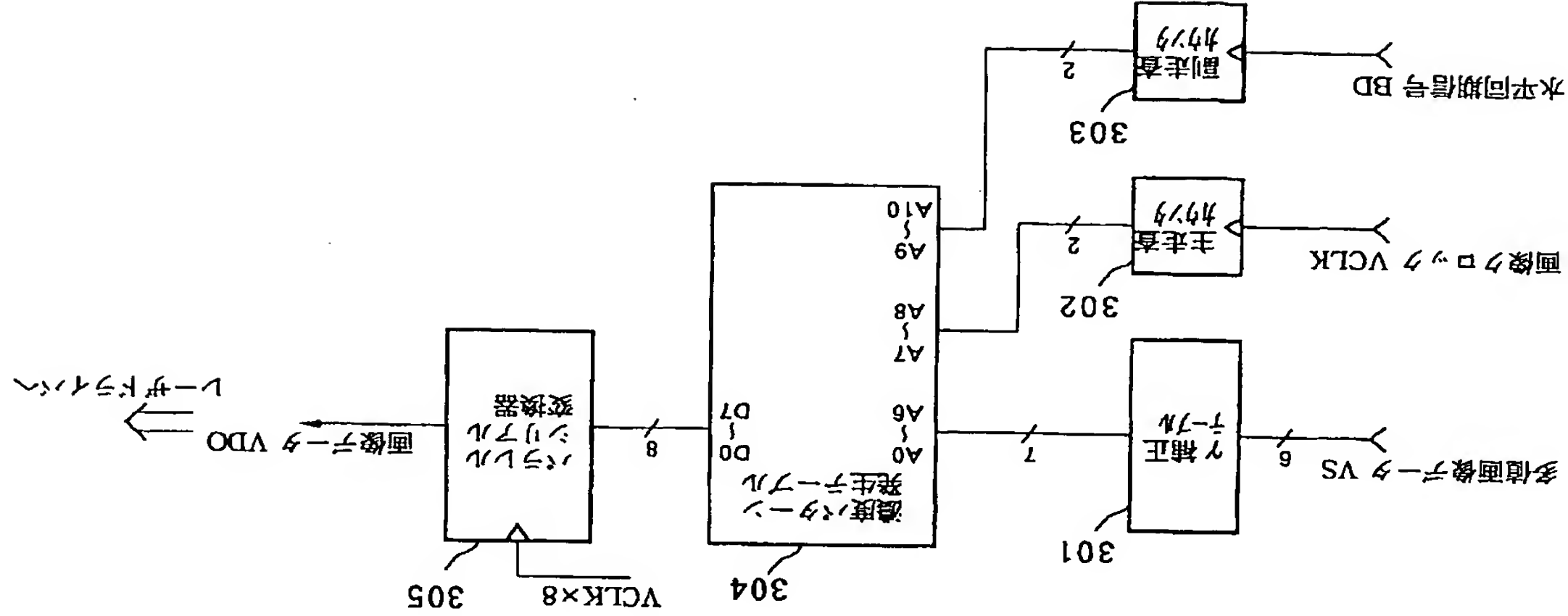
【図18】



【図19】



【図20】



フロントページの続き

(51) Int. Cl.⁶
G 0 6 F 15/72
G 0 6 K 15/00

識別記号 所内整理番号
 G 9192-5L

F I

技術表示箇所